

Veröffentlichung im Amtsblatt	Ja/Nein
Publication in the Official Journal	Yes/No
Publication au Journal Officiel	Oui/Non



Aktenzeichen / Case Number / N° du recours : T 24/87 - 3.5.1

Anmeldenummer / Filing No / N° de la demande : 81 106 343.7

Veröffentlichungs-Nr. / Publication No / N° de la publication : 46 550

Bezeichnung der Erfindung: Verfahren zum Programmieren eines monolithisch  
Title of invention: integrierten Festwertspeichers  
Titre de l'invention :

Klassifikation / Classification / Classement : G11c 11/34, G11c, 17/00

### ENTSCHEIDUNG / DECISION

vom / of / du 30. November 1988

Anmelder / Applicant / Demandeur : SIEMENS AG

Patentinhaber / Proprietor of the patent /  
Titulaire du brevet :

Einsprechender / Opponent / Opposant :

Stichwort / Headword / Référence :

EPÜ / EPC / CBE Art. 56

Schlagwort / Keyword / Mot clé : Erfinderische Tätigkeit (ja)

Leitsatz / Headnote / Sommaire

Europäisches  
Patentamt

European Patent  
Office

Office européen  
des brevets

Beschwerdekammern

Boards of Appeal

Chambres de recours

Aktenzeichen: T 24/87 - 3.5.1



**ENTSCHEIDUNG**  
der Technischen Beschwerdekammer 3.5.1  
vom 30. November 1988

Beschwerdeführer:

SIEMENS AG  
Postfach 22 16 34  
D-8000 München 22 (DE)

Vertreter:

Angefochtene Entscheidung: Entscheidung der Prüfungsabteilung 067 des Europäischen Patentamts vom 7. August 1986, mit der die europäische Patentanmeldung Nr. 81 106 343.7 aufgrund des Artikels 97 (1) zurückgewiesen worden ist.

Zusammensetzung der Kammer:

Vorsitzender: P.K.J. van den Berg  
Mitglieder: W.J.L. Wheeler  
O.P. Bossung

## Sachverhalt und Anträge

- I. Die Beschwerdeführerin ist Anmelderin der am 14. August 1981 unter Inanspruchnahme der Priorität der früheren Anmeldung DE-3 032 295 vom 27. August 1980 angemeldeten europäischen Patentanmeldung 81 106 343.7 (Veröffentlichungsnummer 46 550).
- II. Die Anmeldung wurde von der Prüfungsabteilung 067 mit Entscheidung vom 7. August 1986 zurückgewiesen. Der Entscheidung lagen die mit Schriftsatz vom 5. Februar 1985 eingereichten Patentansprüche 1 bis 3 zugrunde, wobei die mit Schriftsatz vom 21. Oktober 1985 eingereichte Textänderung des Patentanspruchs 1 berücksichtigt wurde.
- III. Die Zurückweisungsentscheidung wurde damit begründet, daß die Gegenstände der Patentansprüche 1 bis 3 nicht auf einer erfinderischen Tätigkeit beruhten. Ferner verletzte der Patentanspruch 3 Artikel 123 (2) EPÜ. Als Stand der Technik wurde auf folgende Druckschriften verwiesen:
- (D1) DE-A-2 263 392
  - (D2) Proc. IEEE, Band 56, Nr. 2, Februar 1968, Seiten 158 bis 166
  - (D3) US-A-3 925 767
  - (D4) Proc. IEEE, Band 64, Nr. 7, Juli 1976, Seiten 1039 bis 1059
  - (D5) US-A-3 721 962
  - (D6) The Bell System Technical Journal, Band XLVI, Januar 1967, Seiten 1 bis 80.
- IV. Gegen diese Entscheidung legte die Beschwerdeführerin am 13. Oktober 1986 Beschwerde ein. Die Beschwerdegebühr

wurde am selben Tag entrichtet. Die Beschwerdebegründung ist am 11. Dezember 1986 eingegangen.

V. Auf eine Mitteilung gemäß Artikel 11 (2) der Verfahrensordnung der Beschwerdekammer hin reichte die Beschwerdeführerin mit Schriftsatz vom 18. November 1988 folgende Unterlagen ein:

- Patentansprüche 1 bis 5 und Beschreibung, Seiten 1 bis 10 (Fassung A);
- Patentansprüche 1 bis 4 und Beschreibung, Seiten 1 bis 10 (Fassung B).

VI. Es wurde am 30. November 1988 mündlich verhandelt. Die Beschwerdeführerin beantragt, die angefochtene Entscheidung aufzuheben und ein Patent auf der Grundlage der folgenden Unterlagen zu erteilen:

- Patentansprüche 1 bis 4 der in der mündlichen Verhandlung neu überreichten Fassung B mit Korrekturen;
- Beschreibung, Seiten 1 bis 10 der in der mündlichen Verhandlung neu überreichten Fassung B mit Korrekturen;
- Zeichnungen, Blätter 1/2 und 2/2, ursprünglich eingereicht.

VII. Die nunmehr geltenden Patentansprüche lauten:

- "1. Verfahren zum Programmieren eines monolithisch integrierten Festwertspeichers mit einer Mehrzahl von auf einem Halbleiterkörper (2) integrierten Wortleitungen, einer Mehrzahl von die Wortleitungen kreuzenden

Leseleitungen, die über endseitige Lastelemente mit einem Versorgungsspannungsanschluß verbunden sind, und mit an allen Kreuzungsstellen angeordneten, über die Wortleitungen ansteuerbaren Feldeffekttransistoren (T1...), von denen die an selektierten Kreuzungsstellen befindlichen jeweils als Kopplungselemente zwischen den Leseleitungen und einem Bezugspotential führenden Schaltungspunkt dienen, wobei eine Bestrahlung der Kanalbereiche von Feldeffekttransistoren erfolgt, durch die ihre Gate-Isolierschichten (9) positiv aufgeladen werden und ihre Einsatzspannung jeweils auf einen niedrigeren Wert verschoben wird, d a d u r c h g e k e n n - z e i c h n e t , daß der Halbleiterkörper (2) mit einem Bezugspotential beschaltet wird, daß alle an den Kreuzungsstellen vorgesehenen Feldeffekttransistoren zunächst durch eine Bestrahlung mit Röntgenstrahlen oder mit einem von einem Elektronenstrahlschreiber (ES) erzeugten Elektronenstrahl (12), dessen Stromdichte, Einwirkungsdauer und Beschleunigungsspannung eine positive Aufladung ihrer Gate-Isolierschichten (9) gewährleisten, eine gemeinsame Verschiebung ihrer Einsatzspannung auf einen niedrigeren Wert erfahren und daß danach eine selektive Bestrahlung der Kanalbereiche (7) der an den selektierten oder der an den nicht selektierten Kreuzungsstellen befindlichen Feldeffekttransistoren mit einem Elektronenstrahl erfolgt, dessen Stromdichte, Einwirkungsdauer und Beschleunigungsspannung so gewählt sind, daß die Gate-Isolierschichten (9) dieser Feldeffekttransistoren sich auf eine Temperatur erwärmen, bei der sie durch Abfließen der gespeicherten Ladungsträger in den Halbleiterkörper wieder entladen werden, so daß die Einsatzspannungen

dieser Feldeffekttransistoren wieder ihren ursprünglichen Wert annehmen.

2. Verfahren zum Programmieren eines monolithisch integrierten Festwertspeichers mit einer Mehrzahl von auf einem Halbleiterkörper (2) integrierten Wortleitungen, einer Mehrzahl von die Wortleitungen kreuzenden Leseleitungen, die über endseitige Lastelemente mit einem Versorgungsspannungsanschluß verbunden sind, und mit an allen Kreuzungsstellen angeordneten, über die Wortleitungen ansteuerbaren Feldeffekttransistoren (T1...), von denen die an selektierten Kreuzungsstellen befindlichen jeweils als Kopplungselemente zwischen den Leseleitungen und einem ein Bezugspotential führende Schaltungspunkt dienen, wobei eine Aufladung der Gate-Isolierschichten von Feldeffekttransistoren erfolgt, durch die ihre Einsatzspannung jeweils verschoben wird, **d a d u r c h g e k e n n z e i c h n e t**, daß die Gate-Isolierschichten aller an den Kreuzungsstellen befindlichen Feldeffekttransistoren zunächst in an sich bekannter Weise negativ aufgeladen werden, so daß die Feldeffekttransistoren eine gemeinsame Verschiebung ihrer Einsatzspannungen erfahren und daß danach eine selektive Bestrahlung der Kanalbereiche der an den selektierten oder der an den nicht selektierten Kreuzungsstellen befindlichen Feldeffekttransistoren mit dem Elektronenstrahl (12) eines Elektronenstrahlschreibers (ES) erfolgt, dessen Stromdichte, Einwirkungsdauer und Beschleunigungsspannung so gewählt sind, daß die Gate-Isolierschichten dieser Feldeffekttransistoren sich auf eine Temperatur erwärmen, bei der sie durch Abfließen der gespeicherten Ladungsträger in den Halbleiterkörper wieder entladen werden, so daß die zuletzt genannten

Feldeffekttransistoren eine Einsatzspannung aufweisen, die dem ursprünglichen, ohne die aufgebrachte negative Ladung vorhandenen Wert entspricht.

3. Nach einem Verfahren gemäß Anspruch 1 oder Anspruch 2 programmierter Festwertspeicher, d a d u r c h g e k e n n z e i c h n e t , daß in die Gate-Isolierschichten (9) der Feldeffekttransistoren (T1, T2, T3) jeweils leitende Schichten (15) oder Störstellen eingefügt sind, die die Ladungszustände derselben stabilisieren.
4. Nach einem Verfahren gemäß Anspruch 1 oder Anspruch 2 programmierter Festwertspeicher, d a d u r c h g e k e n n z e i c h n e t , daß die Feldeffekttransistoren (T1, T2, T3) als MNOS-Transistoren ausgebildet sind, deren Gate-Isolierschichten jeweils aus einer SiO<sub>2</sub>-Schicht (16) und einer darüber-  
liegenden Si<sub>3</sub>N<sub>4</sub>-Schicht (17) bestehen."

#### Entscheidungsgründe

1. Die Beschwerde entspricht den Artikeln 106 bis 108 sowie Regel 64 EPÜ und ist somit zulässig.
2. Die in den nunmehr geltenden Patentansprüchen aufgeführten Merkmale sind in den ursprünglichen Patentansprüchen 2, 3, 5 und 6 und auf Seiten 2 bis 8 der ursprünglichen Beschreibung offenbart.

Rein redaktioneller Änderungen ungeachtet ist die nunmehr geltende Beschreibung gegenüber der ursprünglichen Beschreibung nur dahingehend geändert worden, daß sie den

geltenden Patentansprüchen angepaßt ist und den einschlägigen Stand der Technik angibt.

Die Fassung der Patentansprüche und der Beschreibung ist also hinsichtlich Artikel 123(2) EPÜ nicht zu beanstanden.

3. Nach Meinung der Kammer ergibt sich der am nächsten kommende Stand der Technik aus US-A-3 925 767 (D3). D3 beschreibt ein Verfahren zum Programmieren eines monolithisch integrierten Festwertspeichers nach dem Oberbegriff des Patentanspruchs 1.

Bei dem aus D3 bekannten Verfahren erfolgt die Programmierung dadurch, daß die als Kopplungselemente dienenden FETs selektiv bestrahlt werden, vorzugsweise mit Röntgenstrahlen oder Gammastrahlen. Diese Bestrahlung erzeugt eine positive Aufladung in den Gate-Isolierschichten der bestrahlten FETs, die die Einsatzspannung dieser FETs auf einen niedrigeren Wert verschiebt. D3 lehrt auch, daß die Einsatzspannung dieser FETs durch Erwärmen des ganzen Speichers wieder ihren ursprünglichen Wert annehmen kann.

4. Die Verfahren gemäß den Patentansprüchen 1 und 2 der vorliegenden Patentanmeldung unterscheiden sich von dem aus D3 bekannten Verfahren unter anderem dadurch, daß die Gate-Isolierschichten aller an den Kreuzungsstellen vorgesehenen Feldeffekt-Transistoren zunächst positiv bzw. negativ aufgeladen werden, so daß die FETs eine gemeinsame Verschiebung ihrer Einsatzspannung erfahren, und daß danach eine selektive Bestrahlung der Kanalbereiche der an den selektierten oder der an den nicht selektierten Kreuzungsstellen befindlichen FETs mit einem Elektronenstrahl erfolgt, dessen Stromdichte, Einwirkungsdauer und

Beschleunigungsspannung so gewählt sind, daß die Gate-Isolierschichten dieser FETs sich auf eine Temperatur erwärmen, bei der sie durch Abfließen der gespeicherten Ladungsträger in den Halbleiterkörper wieder entladen werden, so daß die Einsatzspannungen dieser FETs wieder ihren ursprünglichen Wert annehmen.

5. Ausgehend von dem aus D3 bekannten Stand der Technik liegt den Verfahren gemäß den Patentansprüchen 1 und 2 die Aufgabe zugrunde, Programmierverfahren anzugeben, bei denen die Definition der Kopplungselemente in einfacher Weise erfolgen kann, ohne daß eine von der Programmierung abhängige selektive Aufladung der Gate-Isolierschichten eines Teils der vorhandenen FETs während des Programmierens vorgenommen werden muß.
  
6. Ein Verfahren zum Programmieren eines MOST-Festwertspeichers mittels eines abgelenkten Elektronenstrahls ist aus Druckschrift D2 bekannt. Dort sind eine Mehrzahl von auf einem Halbleiterkörper integrierten, sich kreuzenden Leitungen vorgesehen, wobei jede Kreuzungsstelle mit einem als Speicher dienenden FET versehen ist, dessen Einsatzspannungswert durch Bestrahlung mittels des abgelenkten Elektronenstrahls verschoben werden kann. Die Programmierung erfolgt in der Weise, daß der Halbleiterkörper mit einem Bezugspotential beschaltet ist, wobei der Elektronenstrahl selektiv die Kanalbereiche der als Kopplungselemente dienenden FETs überstreicht und wobei die Stromdichte, Einwirkungsdauer und Beschleunigungsspannung des Elektronenstrahls so gewählt sind, daß er in den Gate-Isolierschichten eine positive Ladung hervorruft, die den Wert der Einsatzspannung dieser FETs auf einen niedrigeren Wert verschiebt. Dabei sind die Gates der in ihren Einsatzspannungen zu verändernden FETs während des Bestrahlens jeweils mit einer positiven Vorspannung zu beschalten.

Zwar ist in der Druckschrift D2 auch offenbart, daß die positive Ladung durch eine weitere Elektronenbestrahlung unter negativer Vorspannung der Gates neutralisiert werden kann. Jedoch legt D2 dem Fachmann nicht nahe, daß Programmieren durch Bestrahlung selektierter FETs mittels eines Elektronenstrahls bewirkt werden könnte, dessen Stromdichte, Einwirkungsdauer und Beschleunigungsspannung so gewählt sind, daß die Gate-Isolierschichten dieser FETs sich auf eine Temperatur erwärmen, bei der sie durch Abfließen der gespeicherten Ladungsträger in den Halbleiterkörper wieder entladen werden, so daß die Einsatzspannungen dieser FETs wieder ihren ursprünglichen Wert annehmen.

7. Keine der im Prüfungsverfahren zitierten Druckschriften enthält einen Hinweis auf eine Neutralisierung der Aufladung durch Bestrahlung der Kanalbereiche der an selektierten Kreuzungsstellen befindlichen FETs, wobei die Gate-Isolierschichten dieser FETs sich auf eine Temperatur erwärmen, bei der sie durch Abfließen der gespeicherten Ladungsträger in den Halbleiterkörper wieder entladen werden, so daß die Einsatzspannung dieser FETs wieder ihren ursprünglichen Wert annehmen.
8. Die Beschwerdekammer ist daher der Meinung, daß die Verfahren gemäß den nunmehr geltenden Patentansprüchen 1 und 2 neu sind und sich nicht in naheliegender Weise aus dem nachgewiesenen Stand der Technik ergeben, also auf einer erfinderischen Tätigkeit beruhen.
9. Die Patentansprüche 1 und 2 sind somit gewährbar. Die Patentansprüche 3 und 4 beziehen sich auf besondere Ausführungsbeispiele von Festwertspeichern, die nach einem Verfahren gemäß Anspruch 1 oder Anspruch 2 programmiert sind, und sind ebenfalls gewährbar.

## Entscheidungsformel

Aus diesen Gründen wird entschieden:

1. Die angefochtene Entscheidung wird aufgehoben.
2. Die Sache wird an die erste Instanz mit der Auflage zurückverwiesen, auf die Anmeldung ein europäisches Patent mit den beantragten Unterlagen (oben VI) zu erteilen.

Der Geschäftsstellenbeamte:

Der Vorsitzende:

*S. Fabiani*

*P.K.J. van den Berg*

S. Fabiani

P.K.J. van den Berg