

Veröffentlichung im Amtsblatt /Nein
Publication in the Official Journal /No
Publication au Journal Officiel /Non



Aktenzeichen / Case Number / N^o du recours : T 221/88 - 3.5.1

Anmeldenummer / Filing No / N^o de la demande : 84 109 366.9

Veröffentlichungs-Nr. / Publication No / N^o de la publication : 0 133 569

Bezeichnung der Erfindung : Schaltungsanordnung für Fernmeldeanlagen, insbesondere
Title of invention : Fernsprechvermittlungsanlagen, mit Datensicherung durch
Titre de l'invention : Paritätsbits

Klassifikation / Classification / Classement : G 06 F 11/10, H 04 Q 3/54

ENTSCHEIDUNG / DECISION

vom / of / du 16. Juni 1989

Anmelder / Applicant / Demandeur : Siemens AG

Patentinhaber / Proprietor of the patent /
Titulaire du brevet :

Einsprechender / Opponent / Opposant :

Stichwort / Headword / Référence :

EPÜ / EPC / CBE Art. 56, 84, 123 (2)

Schlagwort / Keyword / Mot clé : "Vom Anmelder beantragte Klarstellung des Anspruchs 1
mit Rücksicht auf Artikel 123 (2) nicht möglich" -
"Erfinderische Tätigkeit (nein)"

Leitsatz / Headnote / Sommaire

U
✓
L
✓
Beschwerdekammern

Europäisches
Patentamt

European Patent
Office

Office européen
des brevets

Beschwerdekammern

Boards of Appeal

Chambres de recours

Aktenzeichen: T 221/88 - 3.5.1



ENTSCHEIDUNG
der Technischen Beschwerdekammer 3.5.1
vom 16. Juni 1989

Beschwerdeführer: Siemens Aktiengesellschaft, Berlin und München
Wittelsbacherplatz 2
D - 8000 München 2 (DE)

Vertreter:

Angefochtene Entscheidung: Entscheidung der Prüfungsabteilung 065 des
Europäischen Patentamts vom 2. November 1987, mit
der die europäische Patentanmeldung Nr. 84 109 366.9
aufgrund des Artikels 97(1) EPÜ zurückgewiesen
worden ist.

Zusammensetzung der Kammer:

Vorsitzender: P.K.J. van den Berg
Mitglieder: W. Riewald
F. Benussi

Sachverhalt und Anträge

I. Die unter in Anspruchnahme der Priorität vom 10. August 1983 einer Anmeldung in Deutschland am 7. August 1984 eingegangene europäische Patentanmeldung 84 109 366.9 wurde mit Entscheidung vom 2. November 1987 durch die Prüfungsabteilung zurückgewiesen.

II. Die Zurückweisung erfolgt mit der Begründung, daß der gültige Anspruch 1 vom 8. September 1987 Merkmale enthielte, die nicht durch die Offenbarung in den ursprünglichen Unterlagen gestützt seien, und daß der Anspruch 1 aufgrund des Artikels 123 (2) EPÜ nicht gewährbar sei.

Im übrigen könnten, wie im Bescheid vom 13. Mai 1986 schon erörtert worden sei, keine erfinderischen Merkmale in der ganzen Anmeldung gesehen werden. In dem genannten Bescheid hatte die Prüfungsabteilung auf die folgenden Dokumente Bezug genommen:

D1: US-A- 4 020 459

D2: US-A- 4 360 917

III. Gegen die Entscheidung der Prüfungsabteilung hat die Anmelderin am 22. Dezember 1987 unter gleichzeitiger Entrichtung der Beschwerdegebühr Beschwerde eingelegt und beantragt, die angefochtene Entscheidung aufzuheben und das Patent auf der Grundlage der gültigen Unterlagen zu erteilen.

Hilfsweise wurde die Anberaumung einer mündlichen Verhandlung beantragt.

Eine Beschwerdebegründung ging am 5. Februar 1988 ein.

- IV. In einer die Ladung zur mündlichen Verhandlung begleitenden Mitteilung des Berichterstatters wurde die Auffassung vertreten, daß nach vorläufiger Einschätzung der Einwand nach Artikel 123 (2) aufrechterhalten werden müsse und daß auch die von der Prüfungsabteilung im Bescheid vom 13. Mai 1986 geäußerten Bedenken hinsichtlich der erfinderischen Tätigkeit berechtigt erscheinen. Bei dieser Sachlage sehe der Berichterstatter keine Möglichkeit für die Erteilung eines Patentbescheides.
- V. In der am 16. Juni 1989 durchgeführten mündlichen Verhandlung hat der Vertreter der Anmelderin dann einen abgeänderten Anspruch 1 vorgelegt und die Erteilung eines Patentbescheides auf der Grundlage dieses Anspruchs und der abhängigen Ansprüche 2 und 3 in der ursprünglichen Fassung beantragt.

Der Anspruch 1 lautet wie folgt:

"Schaltungsanordnung für Fernmeldeanlagen, insbesondere Fernsprechvermittlungsanlagen, in welchen von einem informationsverarbeitenden Schaltwerk über einen Datenbus eintreffende, aus mehreren Bits bestehende Informationen, insbesondere von einem Byte, zusammen mit einem Schreibbefehl über einen einer Zwischenspeicherung jeweils nur einer Information dienenden ersten Pufferspeicher einem einer Speicherung von zugleich mehreren Informationen dienenden Speicherwerk mit insbesondere dynamischem Speicherteil zugeführt werden, und in welchem dem Speicherwerk mittels eines Lesebefehls entnommene und dabei nur zeitlich begrenzt von dem Speicherwerk angebotene Informationen über einen zweiten Pufferspeicher auf den Datenbus bis zum Ende des Lesebefehls ausgesendet werden, und in welchen bei Speicherung der eintreffenden Information mittels eines Paritätsauswerters jeweils ein Paritätsbit pro Information gebildet und zusammen mit der jeweiligen Information gespeichert wird und in welchen nach Ausgabe einer

Information aus dem Speicherwerk jeweils ein Paritätsvergleich mit Hilfe eines dem Paritätsauswerter beigeordneten Vergleichers durchgeführt wird, d a d u r c h g e k e n n - z e i c h n e t, daß sowohl der erste Pufferspeicher (BU) als auch der Paritätsauswerter (PA) je eingangsseitig sowie der zweite Pufferspeicher (LA) ausgangsseitig gemeinsam an ein und denselben, zu dem informationsverarbeitenden Schaltwerk hin verlaufenden und sowohl beim Schreiben als auch beim Lesen in dem Speicherwerk (DY) verwendeten Datenbus (DA), über den Informationen von dem Schaltwerk eintreffen können oder an das Schaltwerk abgegeben werden können, angeschlossen sind, und daß bei Abgabe einer Information über den zweiten Pufferspeicher und den Datenbus einerseits das gespeicherte Paritätsbit vom Speicherwerk über den zweiten Pufferspeicher und einen direkten Weg zum Vergleichler gelangt und andererseits der Paritätsauswerter vom Datenbus die vom zweiten Pufferspeicher auf den Datenbus abgegebene Information enthält."

VI. Die Argumente der Beschwerdeführerin lassen sich wie folgt zusammenfassen:

Die vom Berichterstatter im Bescheid vom 10. März 1989 im Hinblick auf Artikel 123 (2) bemängelten Zeilen 30 bis 34 des bisherigen Patentanspruchs 1 sind ersetzt worden durch neue Zeilen 31 bis 37, deren Merkmale nunmehr ganz an die Terminologie der Beschreibung angepaßt sind. Im einzelnen wird hingewiesen auf Seite 4, Zeilen 8 bis 12 und Seite 7, Zeilen 15 bis 25 der Beschreibung.

Dieser Wortlaut wird als deutlich genug angesehen, einen Umweg der vom zweiten Speicherwerk zum Paritätsauswerter abgegebenen Information über das informationsverarbeitende Schaltwerk, wie dies aus D1 bekannt ist, auszuschließen. Während aber nach D1 nicht nur die Speicherfunktion über-

wacht wird, sondern auch der Datenweg über das informationsverarbeitende Schaltwerk, wird beim Anmeldungsgegenstand nur die Speicherfunktion (in der Figur stichpunktartig eingerahmt) überwacht. Eine dabei notwendige bidirektionale Betriebsweise des Datenbus ergibt sich aus den Merkmalen des Patentanspruchs zwangsläufig. Es ist nicht beabsichtigt, etwas anderes zu beanspruchen. Wenn es im Anspruch heißt, daß vom Datenbus "Informationen von dem Schaltwerk eintreffen können oder an das Schaltwerk abgegeben werden können", so läßt auch die Verwendung des Wortes "oder" nur den Schluß zu, daß es sich um eine bidirektionale Betriebsweise handeln muß.

Zur Frage der erfinderischen Tätigkeit wird darauf hingewiesen, daß mit der Erfindung beabsichtigt ist, nur den Speicher und dessen Eingangs- und Ausgangsverbindungen zum Datenbus zu überprüfen.

Demgegenüber weist D1 insofern in eine andere Richtung als mit dem Ziel einer zusätzlichen Überwachung der zum Schaltwerk führenden Datenbus-Verbindung, diese zweiteilig ausgebildet ist, indem ein Ausgangsbuss der datenverarbeitenden Schalteinrichtung zum Aussenden und ein Eingangsbuss u. a. zum Rücksenden der Daten dient. Damit ist aber die Deutung des Prüfungsergebnisses im Hinblick auf eine Überwachung des Speicherwerks erschwert.

Entscheidungsgründe

1. Die Beschwerde entspricht den Artikeln 106 bis 108 sowie der Regel 64 EPÜ und ist zulässig.
2. Ein Einwand nach Artikel 123 (2) EPÜ ist gegenüber dem in der mündlichen Verhandlung überreichten Anspruch 1 nicht mehr zu erheben.

Der Oberbegriff des Anspruchs 1 entspricht inhaltlich dem Oberbegriff des ursprünglichen Anspruchs 1.

Der erste Teil des Kennzeichens entspricht dem, was der Figur der Patentanmeldung in Verbindung mit der Beschreibung zu entnehmen ist:

An einem zu dem informationsverarbeitenden Schaltwerk hin verlaufenden Datenbus DA (vgl. Seite 4, Zeilen 27 und 28) sind angeschlossen:

- der erste Pufferspeicher BU eingangsseitig (erkennbar an der nach rechts gerichteten Pfeilspitze);
- der zweite Pufferspeicher LA ausgangsseitig (erkennbar an der nach links gerichteten Pfeilspitze);
- der Paritätsauswerter PA eingangsseitig (erkennbar an der nach rechts gerichteten Pfeilspitze, wobei die ebenfalls dargestellte, nach links gerichtete Pfeilspitze offensichtlich irrtümlich gezeichnet worden ist, da eine Datenübertragung vom Paritätsauswerter auf den Datenbus nicht beabsichtigt ist).

Insbesondere der Beschreibung, Seite 4, Zeilen 31 bis 34 und Seite 5, Zeilen 10 bis 14 ist zu entnehmen, daß der Datenbus beim Schreiben oder beim Lesen in dem Speicherwerk verwendet wird, um vom Schaltwerk eintreffende Informationen speichern zu können oder an das Schaltwerk abgeben zu können.

Der zweite Teil des Kennzeichens, der mit dem in der mündlichen Verhandlung vorgelegten Anspruch 1 nochmals

geändert worden ist, spezifiziert genauer den Paritätsvergleich bei Abgabe einer Information über den zweiten Pufferspeicher und den Datenbus bei Vorliegen eines Lesebefehls und ergibt sich aus den folgenden Beschreibungsstellen:

Seite 7, Zeilen 15 bis 22 ist zu entnehmen, daß das gespeicherte Paritätsbit vom Speicherwerk T über den zweiten Pufferspeicher LA und einen direkten Wege zum Vergleicher V gelangt.

Seite 7, Zeilen 22 bis 25 beschreibt, daß der Paritätsauswerter PA vom Datenbus die vom zweiten Pufferspeicher LA auf den Datenbus abgegebene Information empfängt.

Alle Merkmale des Anspruchs 1 sind mithin von der ursprünglichen Offenbarung gedeckt.

3. Die von der Patentanmelderin erwünschte Klarstellung im Sinne eines bidirektional betriebenen Datenbus für beide Übertragungsrichtungen konnte jedoch mit der geltenden Anspruchsformulierung nicht erreicht werden und erscheint auch aufgrund der ursprünglichen Anmeldungsunterlagen ohne Verletzung des Artikels 123 (2) EPÜ nicht möglich.

Das Merkmal der "bidirektionalen" Betriebsweise oder, wie es die Anmelderin zwischenzeitlich einmal formuliert hatte (Anspruch 1 vom 20. März 1987), der "wechselweise doppelgerichteten" Betriebsweise ist explizit der Beschreibung nicht entnehmbar.

Die Kammer stimmt auch der Auffassung der Prüfungsabteilung zu, daß die zeichnerische Darstellung eines einzigen Bus in der Figur als symbolische Darstellung anzusehen ist und nichts über die eigentlich innere Struktur des Bus aussagt

(Bescheid vom 12. Mai 1987, Ziffer 2 und angefochtene Entscheidung, Ziffer II,2). Der Fachmann weiß, daß die hier offensichtlich notwendige Übertragung von Informationen über den zwischen informationsverarbeitender Schalteinrichtung und Speicherwerk verlaufenden Datenbus in zwei Richtungen in zweierlei Weise realisiert werden kann: entweder durch getrennte Bus-Leitungen für die beiden Richtungen oder durch den bidirektionalen Betrieb ein und derselben Bus-Leitungen.

Einen eindeutigen Hinweis darauf, welche der beiden Möglichkeiten hier anzuwenden ist, vermag die Kammer den Unterlagen nicht zu entnehmen.

4. Der Gegenstand des Anspruchs 1 kann zwar im Hinblick auf einige Merkmale noch als neu angesehen werden; ihm fehlt aber die erfinderische Tätigkeit.
- 4.1 Eine Schaltungsanordnung mit den wesentlichen Merkmalen des Oberbegriffs ist aus D1 bekannt. In diesem Dokument offenbaren die Figur 2 das Prinzipschema und die Figuren 3 bis 7 eine spezielle Ausführungsform für eine Schaltungsanordnung gemäß dem Oberbegriff des vorliegenden Anspruchs 1.

Die Schaltungsanordnung ist für eine Fernsprechvermittlungsanlage vorgesehen (siehe Spalte 6, Zeile 62). Sie weist in redundanter Anordnung zwei informationsverarbeitende Schaltwerke auf: "data processing units" DMU0 und DMU1. Ein Speicherwerk, das einer Speicherung von zugleich mehreren Informationen dient, ist in Figur 2 mit MRY und in Figur 4 mit RAM1 und RAM2 bezeichnet.

Eine Datenzuführung vom informationsverarbeitenden Schaltwerk zum Speicherwerk erfolgt über einen Ausgangsbus (output bus 0) zusammen mit einem Schreibbefehl (WRITE)

über ein erstes Pufferelement (Figur 2 und Spalte 5, Zeilen 43 bis 46: buffer gate 102; Figur 3 und Spalte 10, Zeilen 65 bis 68: symbolic gate 322).

Dem Speicherwerk werden Informationen mittels eines Lesebefehls (READ) entnommen und über einen zweiten Puffer in Form eines Pufferspeichers (Figur 3: latch 324) auf einen Eingangsbus (input bus 0-1) ausgesendet.

Im bekannten Fall besteht mithin der Datenbus für die wechselseitige Datenübertragung aus einem Ausgangsbus und einem Eingangsbus für das informationsverarbeitende Schaltwerk.

Die Informationen selbst bestehen dabei aus Bytes, die jeweils acht Bits umfassen (Spalte 10, Zeile 61 und Spalte 10, Zeile 68 bis Spalte 11, Zeile 2).

Ein Paritätsauswerter für die Informations-Daten ist in Figur 2 mit RW und in Figur 3 mit 35 bezeichnet. Er ist an den als Ausgangsbus bezeichneten Teil des Datenbus direkt angeschlossen und bildet bei Speicherung der im Speicherwerk eintreffenden Information ein Paritätsbit pro Information (Figur 2 und Spalte 5, Zeilen 43 bis 50; Figur 3 und Spalte 10, Zeilen 44 bis 49).

Dieser Paritätsauswerter ist aber auch bei Ausgabe einer Information aus dem Speicherwerk an den Datenbus angeschlossen, da bei Vorliegen eines Lesebefehls der Eingangsbus mit dem Ausgangsbus über einen Multiplexer MUX im informationsverarbeitenden Schalter verbunden ist (Figur 2 und Spalte 6, Zeilen 3 bis 9; Figur 3 und Spalte 11, Zeilen 44 bis 47).

Im bekannten Fall findet zusätzlich noch eine Paritätsauswertung der Signale auf dem Adressenbus statt (Figur 2: Paritätsauswerter B9; Figur 3: Paritätsauswerter 34 und 38). Es wird aber, ebenso wie beim Gegenstand der vorliegenden Patentanmeldung, das letztlich resultierende Paritätsbit beim Speichern der Information zusammen mit dieser gespeichert (Figur 2 und Spalte 5, Zeilen 52 bis 58). Es wird ferner, ebenso wie beim Anmeldegegenstand, nach Ausgabe einer Information aus dem Speicherwerk jeweils ein Paritätsvergleich mit Hilfe eines Vergleichers durchgeführt. Dieser Vergleich ist in Figur 2 mit G22 und in Figur 3 mit 326 bezeichnet.

Bei diesem Paritätsvergleich gelangt einerseits das Paritätsbit vom Speicherwerk auf einem direkten Weg zum Vergleich (Figur 2, Leitung POADR und Spalte 5, Zeile 66 bis Spalte 6, Zeile 1; Figur 3, parity bus PO und Spalte 11, Zeilen 27 und 28). Andererseits erhält der Paritätsauswerter vom Datenbus die vom zweiten Pufferspeicher auf den Datenbus abgegebene Information (Figur 2 und Spalte 5, Zeilen 62 bis 66 und Spalte 6, Zeilen 1 bis 9 und 11 bis 14; Figur 3 und Spalte 11, Zeilen 51 bis 54).

Aus dem Vorstehenden ergibt sich, daß für den Fall eines aus Eingangsbus und Ausgangsbus bestehenden Datenbus auch wesentliche kennzeichnende Merkmale des vorliegenden Anspruchs 1 durch das Dokument D1 vorweggenommen sind.

- 4.2 Als Unterschied zum genannten Stand der Technik könnten, abgesehen von dem ohnehin nur fakultativ genannten und zum geläufigen Stand der Technik gehörenden Merkmal, wonach das Speicherwerk einen dynamischen Speicherteil aufweist, nur noch die folgenden Merkmale erkannt werden:

- Der erste Puffer zum Einschreiben von Daten ist ein Pufferspeicher (nach Figur 3 im bekannten Fall eine parallele Anordnung von Gattern 322; vgl. Spalte 10, Zeilen 67 und 68).
- Das Paritätsbit wird im zweiten Pufferspeicher gespeichert (nach Dokument D1 wird nicht das Paritätsbit, sondern das Resultat des Vergleichers 326 am Ende des Lesezyklus gespeichert; vgl. Spalte 11, Zeilen 60 bis 68).

Ebenso wie die Prüfungsabteilung (vgl. Bescheid vom 13. Mai 1986, Punkt 4) vermag auch die Kammer in diesen Unterschieden nur dem Fachmann ohne weiteres zugängliche Schaltungsvarianten für eine Informations-Zwischenspeicherung sehen. Derartige Maßnahmen zur Sicherstellung einer Auswertung bei gültigen Signalen sind in der Technik der Signalverarbeitung ganz allgemein geläufig. Auch seitens der Anmelderin konnten diesbezüglich keine weiteren Argumente mehr vorgebracht werden.

- 4.3 Es ist noch darauf hinzuweisen, daß D1 als für die offenbarte Anordnung wesentliches Prinzip herausstellt, daß für Schreiben und Lesen nur ein Paritätsauswerter erforderlich ist (vgl. Spalte 6, Zeilen 29 bis 31), anstelle von zwei Paritätsauswertern gemäß einem in D1 in Verbindung mit Figur 1 beschriebenen früheren Stand der Technik ("read data parity generator" und "write data parity generator").

Es versteht sich, daß sich dieses Prinzip sogar noch vereinfacht, wenn statt einer Aufteilung in Eingangs- und Ausgangsbuss die Verwendung eines bidirektional betriebenen Bus vorgesehen ist. Dann erübrigt sich nämlich die Zusammenhaltung von Eingangs- und Ausgangsbuss beim Lesevorgang, die im bekannten Fall zu dem Umweg über den Multiplexer im informationsverarbeitenden Schaltwerk geführt hat. Bei Verwen-

dung eines bidirektional betriebenen Datenbus ist der Paritätsauswerter sowohl für den Speichervorgang als auch für den Lesevorgang stets richtig am Datenbus angeschlossen. Da die Anwendung eines bidirektional betriebenen Datenbus als geläufige Alternative stets vom Fachmann in Erwägung gezogen werden wird, kann auch der sich zwangsläufig ergebende Entfall des Umweges über das Schaltwerk nicht als Anzeichen für eine erfinderische Tätigkeit gewertet werden.

5. Der Patentanspruch 1 ist daher mangels einer seinem Gegenstand zugrundeliegende erfinderischen Tätigkeit nicht gewährbar.

Entscheidungsformel

Aus diesen Gründen wird entschieden:

Die Beschwerde wird zurückgewiesen.

Der Geschäftsstellenbeamte:

Der Vorsitzende:

S. Fabiani

P.K.J. van den Berg